

CLIPPEDIMAGE= JP02001110780A

PAT-NO: JP02001110780A

DOCUMENT-IDENTIFIER: JP 2001110780 A

TITLE: METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

PUBN-DATE: April 20, 2001

INVENTOR-INFORMATION:

NAME

OIKAWA, YOICHI

COUNTRY

N/A

ASSIGNEE-INFORMATION:

NAME

NEC CORP

COUNTRY

N/A

APPL-NO: JP11286232

APPL-DATE: October 7, 1999

INT-CL (IPC): H01L021/3065;H01L021/768

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a method of manufacturing a semiconductor device, characterized in that when a BCB film which is an interlayer insulating layer is dry- etched, it is etched in an anisotropic shape at a high selective ratio with respect to an etching mask of SiO<sub>2</sub> or SiN, without an underlying metal wiring becoming thin or the etched-away substance being attached again to a sidewall to produce satisfactory contact characteristics.

SOLUTION: An underlying insulation layer 1, a lower metal wiring 2, having a TiN layer 2a on the surface, a BCB film 3, a SiN film 4a are formed sequentially (a). A photoresist film 5 is formed through lithography, and the SiN film 4a is patterned by a RIE to form an insulation film mask 4 (b). The

BCB film 3 is dry-etched, using a Cl<sub>2</sub>/BCl<sub>3</sub>/O<sub>2</sub> gas and the insulation film mask 4 to form a through hole 6 (c). Then, an upper wiring, having a contact metal layer 7 comprising a Ti/Pt/Au sputtered film and an Au-plated film 8 (d) is formed.

COPYRIGHT: (C) 2001, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 許出願公開番号

特開2001-110780

(P2001-110780A)

(43) 公開日 平成13年4月20日 (2001. 4. 20)

(51) Int. Cl.<sup>7</sup>

識別記号

F I

テームト<sup>\*</sup> (参考)H 0 1 L 21/3065  
21/768H 0 1 L 21/302  
21/90F 5 F 0 0 4  
S 5 F 0 3 3

審査請求 有 請求項の数 11 O L (全 6 頁)

(21) 出願番号 特願平11-286232

(22) 出願日 平成11年10月7日 (1999. 10. 7)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 及川 洋一

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100096253

弁理士 尾身 祐助

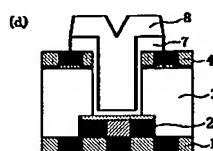
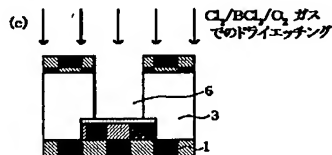
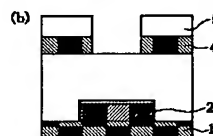
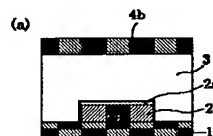
最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 層間絶縁膜であるBCB膜をドライエッチングする際、SiO<sub>2</sub>またはSiNのエッチングマスクに対して高選択比であり、かつ異方性形状を得ることができ、さらにその時下層メタル配線の膜減りや側壁再付着が発生せず、良好なコンタクト特性が得られることを特徴とする製造方法を提供する。

【解決手段】 下地絶縁膜1、表面にTiN層2aを有する下層メタル配線2、BCB膜3、SiN膜4aを順に形成する(a)。フォトリソレジスト膜5をリソグラフィにて形成し、RIEによりSiN膜4aをパターンニングして絶縁膜マスク4を形成する(b)。それをマスクにCl<sub>2</sub>/BCl<sub>3</sub>/O<sub>2</sub>ガスを用い、BCB膜をドライエッチングし、スルーホール6を形成する(c)。その後、Ti/Pt/Auスパッタ膜からなるコンタクトメタル層7とAuメッキ層8を有する上層配線を形成する(d)。

2a TiN層  
4b SiN膜

(53)

BEST AVAILABLE COPY

## 【特許請求の範囲】

【請求項1】 (1) 半導体基板上に有機絶縁膜を形成する工程と、

(2) 前記有機絶縁膜上にマスクを形成する工程と、

(3) 前記マスクを介し、 $\text{Cl}_2$  /  $\text{BCl}_3$  /  $\text{O}_2$  混合ガスを用いて、前記有機絶縁膜を選択的にエッチングして開口を形成する工程と、を含む半導体装置の製造方法。

【請求項2】 前記有機絶縁膜がCとSiを含む有機材料によって形成されることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 前記有機絶縁膜がベンゾシクロブテン(BCB)によって形成されることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項4】 前記マスクが $\text{SiO}_2$ 膜または $\text{SiN}$ 膜により形成されることを特徴とする請求項1～3の何れかに記載の半導体装置の製造方法。

【請求項5】 前記有機絶縁膜の前記開口の底部には、下層配線層が形成されており、該下層配線層の少なくとも前記開口の底部と接する部分は前記エッチングガスに対して難エッチング性の材料により形成されていることを特徴とする請求項1～4の何れかに記載の半導体装置の製造方法。

【請求項6】 前記エッチングガスに対して難エッチング性の材料がTiまたはTiNまたはTiSiであることを特徴とする請求項5記載の半導体装置の製造方法。

【請求項7】 前記エッチングガスに対して難エッチング性の材料の膜厚は、25nm以上であることを特徴とする請求項5または6記載の半導体装置の製造方法。

【請求項8】 前記 $\text{Cl}_2$  /  $\text{BCl}_3$  /  $\text{O}_2$  混合ガスにおける $\text{BCl}_3$ ガスの混合比は、5%以上80%以下であることを特徴とする請求項1～7の何れかに記載の半導体装置の製造方法。

【請求項9】 前記 $\text{Cl}_2$  /  $\text{BCl}_3$  /  $\text{O}_2$  混合ガスにおける $\text{O}_2$ ガスの混合比は、20%以上85%以下であることを特徴とする請求項1～8の何れかに記載の半導体装置の製造方法。

【請求項10】 前記 $\text{Cl}_2$  /  $\text{BCl}_3$  /  $\text{O}_2$  混合ガスにおける $\text{Cl}_2$ ガスの混合比は、10%以上80%以下であることを特徴とする請求項1～9の何れかに記載の半導体装置の製造方法。

【請求項11】 エッチングを、ICP(誘導結合型プラズマ)炉に行うことを特徴とする請求項1～10の何れかに記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体装置の製造方法に関するものであり、より詳細には、基板、配線などからなる層の上方に形成された有機絶縁膜をドライエッチングする方法に関するものである。

## 【0002】

【従来の技術】GaAsなどの化合物半導体は、移動体通信用MMIC(マイクロ波モノリシックIC)によく利用される等の為、さらなる小型化かつ多機能化が要求されている。小型化の為に配線の多層化が必須技術となっている。その際、層間絶縁膜を介しての容量結合を低くする必要性が有り、低誘電率を有する比較的膜厚の厚い層間膜(2 $\mu\text{m}$ 以上)が必要となる。一方、Si基板を主に用いるLSIにおいても、微細化が進むにつれ配線間容量の影響が顕著になるため、低誘電率膜を層間絶縁膜として用いて、配線間の容量結合を抑制する試みが行われている。これらの層間絶縁膜として、モノマーが図4(a)に示す構造である有機絶縁膜のBCB(benzocyclobutene)がよく用いられている。その誘電率は2.8程度であり、ポリイミドよりもキュアリング(硬化処理)温度が低い、耐湿性・平坦性・耐薬品性・耐溶剤性に優れている等の特長を有する。高密度化された半導体装置においてBCB等の有機絶縁膜を層間絶縁膜として用い、下層配線との接続を図るためのスルーホールを形成する場合には、厚い層間絶縁膜に微細で高精度の開口を開設する必要があるため、テーパが形成されない、即ち異方性の高いエッチング技術が必要となる。以下に、従来技術におけるBCB等の有機絶縁膜のエッチング方法について説明する。

【0003】図5は、M.Schier, J. Electrochem. Soc., Vol. 142, No. 9, September 1995 (pp. 3238-3240) にて開示されたエッチング方法を示す工程順の断面図である(以下、この方法を第1の従来例という)。InP基板11上に、 $\text{SiN}$ 膜12、BCB膜13、 $\text{SiN}$ 膜14を順次堆積する[図5(a)]。フォトリソグラフィ法を用いてコンタクトホール形成領域の $\text{SiN}$ 膜14を選択的にエッチング除去した後、フォトレジストを剥離液にて除去する[図5(b)]。次に、 $\text{SiN}$ 膜14をマスクとして、 $\text{CF}_4$  /  $\text{O}_2$  ガスを用いてBCB膜13および $\text{SiN}$ 膜12を選択的にエッチングする[図5(c)]。その後、Ti / Auからなるメタライズ層15を形成する[図5(d)]。上記の文献には、エッチングガスとして $\text{SF}_6$  /  $\text{O}_2$  ガスを用いることも記載されており、また $\text{SiN}$ 膜に代えて $\text{SiO}_2$ 膜を用いることについても言及されている。また、BCB膜を $\text{CF}_4$  /  $\text{O}_2$  ガスまたは $\text{SF}_6$  /  $\text{O}_2$  ガスを用いてエッチングすることは、特開平8-181087号公報にも記載されている。

【0004】図6は、特開平2-244625号公報にて開示された有機膜のエッチング方法を示す工程順の断面図である(以下、この方法を第2の従来例という)。先ず、下地層としてのシリコン基板21の上に、有機層である下層レジスト22を形成する。次に、その上にスピナーコーティングによりSOG (spin on glass) を塗布し中間層23を形成し、さらに通常のレジストから成る上層レジスト24を形成し、通常の露光・現像を行

う。上層レジスト24をマスクにRIEにより中間層23をパターニングする〔図6(a)〕。次に、 $Cl_2/O_2$ ガスを用い、下層レジスト22をドライエッチングして、アンダーカットのない異方性形状に下層レジスト22をパターニングする〔図6(b)〕。この方法によれば、エッチングに伴い $Cl_2$ が下層レジスト22と反応して、反応生成物 $CCl_2$ が下層レジスト22の側壁を保護する側壁保護膜を形成し、その堆積物を $O_2$ が除去することによりエッチングが進行するため、アンダーカットのない異方性の高いパターンを形成することができるとされる。

#### 【0005】

【発明が解決しようとする課題】上述した第1の従来例のように、 $SiN$ 膜または $SiO_2$ 膜をマスクにして、 $CF_4/O_2$ ガスまたは $SF_6/O_2$ ガスを用いて、BCB膜をエッチングする方法では、マスクとなる $SiN$ 、 $SiO_2$ とBCBとのエッチング選択比が大きいいため、BCB膜のエッチング中にマスクの開口幅が広がり結果として異方性の高いエッチングを行うことが困難である。一方、SOG( $SiO_2$ )をマスクとして $Cl_2/O_2$ ガスによりレジストをエッチングする第2の従来例でも、レジストをエッチングする場合には高い異方性形状が得られるとしても、BCBに対してはエッチングの選択比が不足するため、第1の従来例と同様の問題がおこる。上記第1の従来例において、あるいは第2の従来例の手法を用いてBCBをエッチングする場合において、エッチングガス中の $O_2$ ガス比率を上げることによって、無機絶縁膜マスクに対するBCBのエッチング選択比を上げることは可能である。しかし、この場合には、有機絶縁膜にサイドエッチングが生じたり、過剰な $O_2$ ガスにより側壁保護膜が除去されてしまうため側面荒れが生じるなどの弊害が生じる。

【0006】従って、本発明の課題は上述した従来技術の問題点を解決することであって、その目的は、 $SiO_2$ または $SiN$ をエッチングマスクとしてBCB膜をドライエッチングする際、 $SiO_2$ または $SiN$ に対して高い選択比が得られ、かつ異方性形状が得られるドライエッチング方法を提供することである。本発明のもう一つの目的は、BCB膜などの有機絶縁膜にスルーホールやコンタクトホールを形成する際、下層メタル配線の膜減りや側壁再付着が発生せず、良好なコンタクト特性が得られる製造方法を提供することである。

#### 【0007】

【課題を解決するための手段】上記の目的を達成するため、本発明によれば、(1)半導体基板上に有機絶縁膜を形成する工程と、(2)前記有機絶縁膜上にマスクを形成する工程と、(3)前記マスクを介し、 $Cl_2/BCl_3/O_2$ ガスを用いて、前記有機絶縁膜を選択的にエッチングして開口を形成する工程と、を含む半導体装置の製造方法、が提供される。そして、好ましくは、下

層メタル配線上に $TiN$ 等の $Ti$ を有する膜を形成した後、その上に上記有機絶縁膜を形成する。

#### 【0008】

【発明の実施の形態】次に、図面を参照して本発明の実施の形態について説明する。

【第1の実施の形態】図1は、本発明の第1の実施の形態の一実施例として、半導体装置の製造方法の主要工程について工程順に示した断面図である。所定の機能素子が形成された半導体基板(図示なし)上に、下地絶縁膜1を形成しその上に下層メタル配線2を形成する。その上に、図4(a)に示すBCBモノマーを $5\mu m$ の厚さにスピン塗布し、 $80^\circ C$ で予備ベークを行った後、 $300^\circ C$ にて $20\sim 30$ 分ベークする。この熱処理により、図4(b)に示されるように、BCBモノマーはまずそのシクロブテン部が開環し、いわゆる開環重合反応によりポリマーとなりBCB膜3が形成される。このとき、膜減りはほとんど起こらない。その後、厚さ約 $0.3\mu m$ の $SiO_2$ 膜4aをプラズマCVD法またはスピン塗布にて成膜する〔図1(a)〕。続いて、厚さ $1\mu m$ のフォトリソレジスト膜5をフォトリソグラフィにて形成し、 $CF_4/CHF_3/Ar$ ガスを用いたRIEにより $SiO_2$ 膜4aをパターニングして絶縁膜マスク4を形成する〔図1(b)〕。次に、 $Cl_2/BCl_3/O_2$ ガスを用いて、BCB膜3を異方的にドライエッチングして、スルーホール6を形成する〔図1(c)〕。

【0009】この際、BCB膜のドライエッチングは、ICP(誘導結合型プラズマ)反応炉において、エッチングガス流量比 $Cl_2/BCl_3/O_2=20/10/3$ 、 $0\text{ sccm}$ 、ガス圧力 $=2.25\text{ mTorr}(=0.3\text{ Pa})$ 、アンテナパワー $=400\text{ W}$ 、RFバイアスパワー $=200\text{ W}$ の条件で行う。このときのエッチング特性は図2のようになる(図2において、 $SiN$ 膜をマスクとした場合をも同時に示す)。図2(a)は、 $Cl_2/BCl_3/O_2$ ガスによるBCB、 $SiO_2$ 、 $SiN$ のエッチングレートの、 $BCl_3$ ガス比率依存性を示した図である。また、同図より選択比の $BCl_3$ ガス比率依存性を示す図2(b)が導出される。 $Cl_2/O_2$ ガスに $BCl_3$ ガスを添加することにより選択比 $BCB/SiO_2$ 、 $BCB/SiN$ が向上することがわかる。これは、絶縁膜表面に $B_2O_3$ などが形成されるためと推定される。同図より、 $40$ 以上のエッチング選択比を得るためには、 $SiO_2$ 膜をマスクとする場合には $BCl_3$ ガス比率は $20\%$ 以上、 $SiN$ 膜をマスクとする場合には $BCl_3$ ガス比率は $5\%$ 以上 $25\%$ 以下が好ましいことが分かる。また、 $SiN$ マスクを使用している時には $BCl_3$ ガス比率は $15\%$ 程度が選択比の上限であることもわかる。また、経験より、 $BCl_3$ の比率はトータルガス流量の $80\%$ 以下が望ましい。 $BCl_3$ を添加することにより選択比向上がみられるが、 $80\%$ よりも多く添加すると、酸素の比率が極端に下がるため、逆に選択

比が低下する。O<sub>2</sub>ガスはトータルガス流量の20%以上85%以下が望ましい。その理由は、絶縁膜表面にSiO<sub>2</sub>やB<sub>2</sub>O<sub>3</sub>などの酸化膜が形成されることによりBCB膜の絶縁膜との高い選択比が得られるため、O<sub>2</sub>ガスは20%以上必要である。また、O<sub>2</sub>ガスが多すぎると、BCB膜にサイドエッチングが生じるため、O<sub>2</sub>ガスは85%以下がよい。さらに、Cl<sub>2</sub>ガスはトータルガス流量の10%以上80%以下が望ましい。

【0010】上記のように、BCB膜をフォトレジスト膜とSiO<sub>2</sub>をマスクとしてエッチングした場合、BCB膜とフォトレジストのエッチングレートはほぼ同じであるため、ドライエッチング中にフォトレジスト膜は除去される。その後、全面にメッキバス用メタルであるTi25nm/Pt25nm/Au100nmをスパッタ法により成膜してコンタクトメタル層7を形成し、スルーホール6部と上層配線形成領域以外をフォトレジストにて覆い、電解メッキによりAuを厚さ3μmに成膜してAuメッキ層8を形成する。フォトレジストを有機溶剤により剥離し、Auメッキ層8をマスクにしてコンタクトメタル層7を、イオンミリング(ion milling)により除去し、スルーホールを介して下層メタル配線2と接続された上層配線を得る〔図1(d)〕。

【0011】〔第2の実施の形態〕図3は、本発明の第2の実施の形態の一実施例として、半導体装置の製造方法の主要工程について工程順に示した断面図である。下地絶縁膜1上に、表面にTiN層2aを有する下層メタル配線2を形成した後、BCBモノマーを8μmの膜厚にスピン塗布し、予備ベーク後300℃にてベークすることによりBCB膜3を形成する。その上に、プラズマCVD法により厚さ約0.3μmのSiN膜4bを成膜する〔図3(a)〕。さらに、第1の実施の形態と同様にして、厚さ1μmのフォトレジスト膜5を形成し、SiN膜4bをドライエッチングによりパターニングして絶縁膜マスク4を形成する〔図3(b)〕。続いて、O<sub>2</sub>アッシングと有機剥離にてフォトレジスト膜5を除去する。次に、第1の実施の形態と同様に、ICP反応炉により、Cl<sub>2</sub>/BCl<sub>3</sub>/O<sub>2</sub>ガスを用いて、BCB膜3を異方的にドライエッチングして、スルーホール6を形成する〔図3(c)〕。尚、上記の様にO<sub>2</sub>を含むガスによりドライエッチングした場合、TiN層2aは、ほとんどエッチングされず、下層メタルのエッチングストッパーとなる。これは、Tiの酸化物が表面に形成されるためである。したがって、メタライズ層の膜減りと、メタライズ層の反応生成物のスルーホール側壁への再付着を防止することができ、良好なコンタクト特性を得ることができる。その後、第1の実施の形態と同様に、コンタクトメタル層7とAuメッキ層8とを有する上層配線を形成する〔図3(d)〕。

【0012】なお、上記において、TiN層はTiを有するものであればよい。すなわち、TiN層に限定され

るものではなくTi層、TiSi層等であっても構わない。さらに、TiN層は下層配線全面に形成することなくスルーホールの開設される領域のみに形成するようにしてもよい。いずれの場合にも、その膜厚はエッチングストッパー機能を全うさせるために25nm以上とすることが好ましい。さらに、BCB膜を絶縁層間膜として用いているが、これに限定されるものではなく、他の有機絶縁膜に対しても、同様のドライエッチング特性が得られる。

#### 10 【0013】

【発明の効果】以上説明したように、本発明によれば、Cl<sub>2</sub>/O<sub>2</sub>ガスにBCl<sub>3</sub>を添加することにより、BCB/SiO<sub>2</sub>、BCB/SiNのエッチング選択比を向上させることが可能になる。よって、微細なスルーホール、コンタクトホールを異方性高く高精度に形成することが可能となる。また、選択比が向上すると、薄い膜厚の絶縁膜マスクにて5μm厚以上のBCB膜をドライエッチングすることが可能になる。また、下層メタル配線の上にTiを有する膜を形成する実施の形態によれば、下層メタル配線の膜減りや側壁再付着が発生せず、良好なコンタクト特性が得ることができる。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施の形態を説明するための工程順断面図。

【図2】本発明の実施の形態の効果の説明するためのエッチングレートとエッチング選択比を示すグラフ。

【図3】本発明の第2の実施の形態を説明するための工程順断面図。

【図4】BCBモノマーの構造図と重合の説明図。

30 【図5】第1の従来例を説明するための工程順断面図。

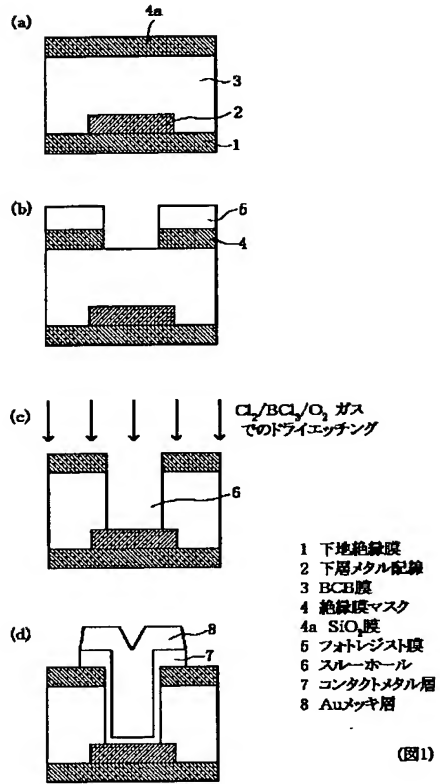
【図6】第2の従来例を説明するための工程順断面図。

#### 【符号の説明】

- 1 下地絶縁膜
- 2 下層メタル配線
- 2a TiN層
- 3 BCB膜
- 4 絶縁膜マスク
- 4a SiO<sub>2</sub>膜
- 4b SiN膜
- 40 5 フォトレジスト膜
- 6 スルーホール
- 7 コンタクトメタル層
- 8 Auメッキ層
- 11 InP基板
- 12、14 SiN膜
- 13 BCB膜
- 15 メタライズ層
- 21 シリコン基板
- 22 下層レジスト
- 50 23 中間層

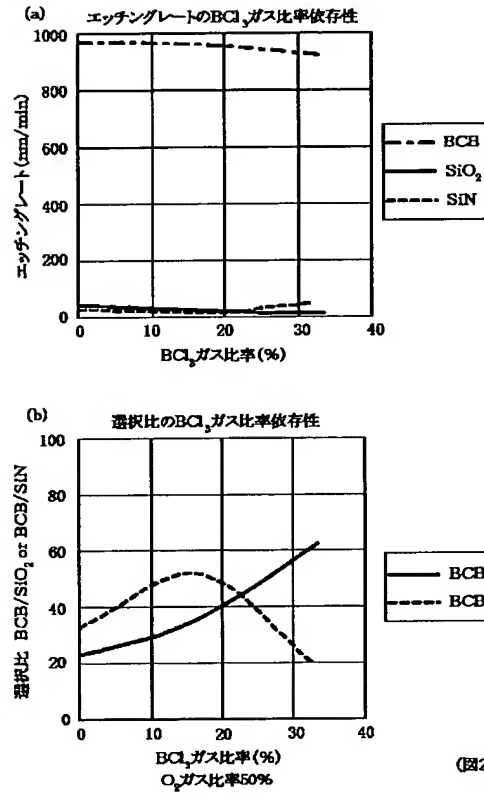
## 2.4 上層レジスト

【図1】



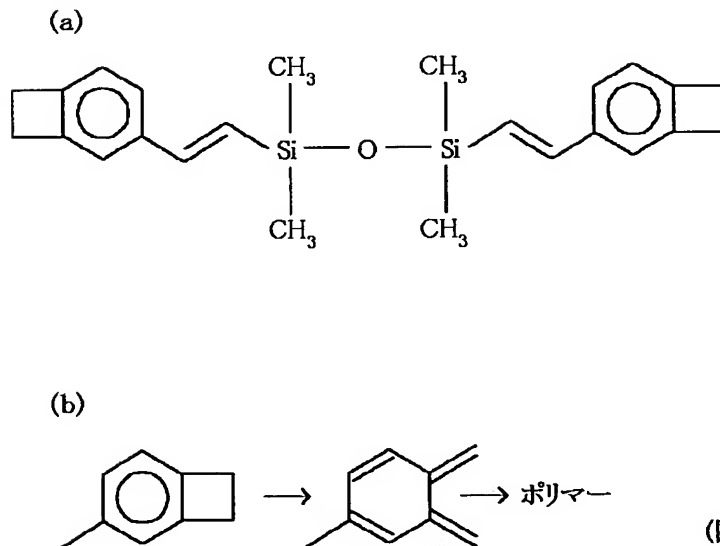
(図1)

【図2】



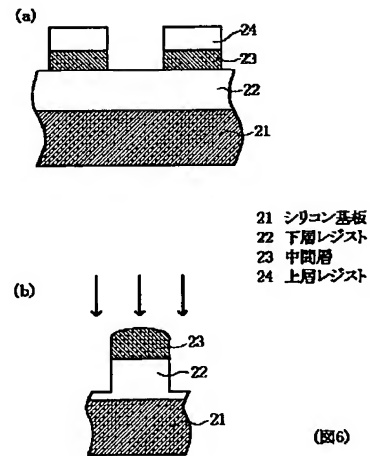
(図2)

【図4】



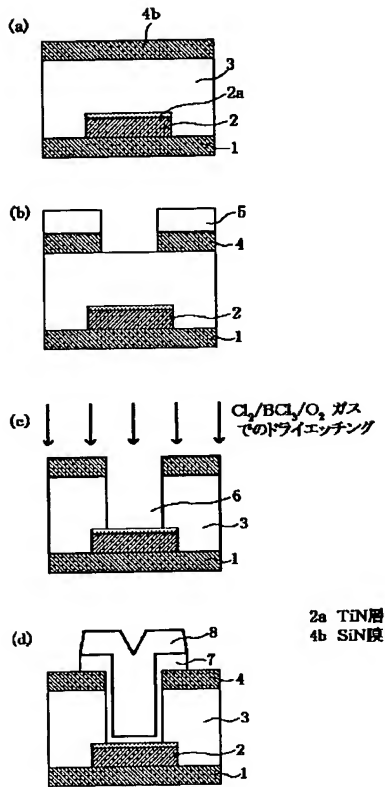
(図4)

【図6】



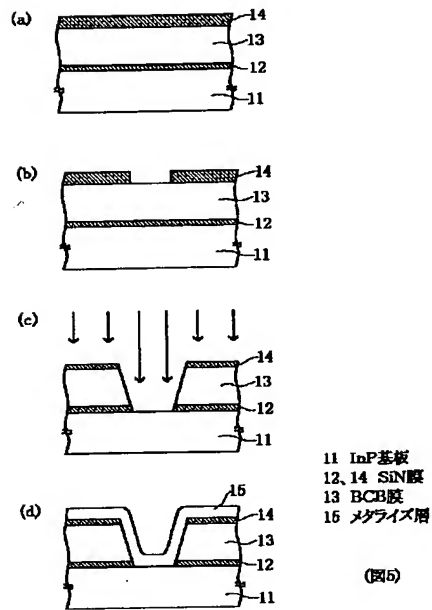
(図6)

【図3】



(図3)

【図5】



(図5)

フロントページの続き

Fターム(参考) 5F004 AA02 BA20 CA02 DA00 DA04  
DA26 DB23 EA06 EA07 EB03  
5F033 HH07 HH13 HH18 JJ07 JJ13  
JJ18 KK18 KK27 KK33 MM05  
PP15 PP27 QQ09 QQ12 QQ14  
QQ15 QQ16 QQ23 QQ27 QQ28  
QQ30 QQ37 RR04 RR06 RR21  
SS15 SS22 WW02 WW04 XX03

BEST AVAILABLE COPY